

Федеральное агентство по образованию  
АМУРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
ГОУВПО «АмГУ»

УТВЕРЖДАЮ

Зав. кафедрой АПП и Э

\_\_\_\_\_ А.Н. Рыбалев

« \_\_\_\_ » \_\_\_\_\_ 2007 г.

Микропроцессорные системы  
УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ  
для специальности  
01.07.01 – Физика

Составитель: В.И. Усенко, доцент кафедры автоматизации  
производственных процессов и электротехники АмГУ

Благовещенск  
2007 г.

Печатается по решению  
редакционно-издательского совета  
энергетического факультета  
Амурского государственного  
университета.

В.И. Усенко

Учебно-методический комплекс по дисциплине «Микропроцессорные системы» для специальности 01.07.01 «Физика»– Благовещенск. Амурский государственный университет, 2007.

Учебно-методические рекомендации ориентированы на оказание помощи студентам очной и заочной форм обучения для освоения фундаментальных законов электромагнетизма и явлений, лежащих в основе этих законов, овладение методами анализа и расчета процессов в цепях и полях.

Амурский государственный университет, 2007.

## СОДЕРЖАНИЕ:

1. Рабочая программа .....	5
2. Краткий конспект лекций.....	15
3. Лабораторные работы .....	17
4. Самостоятельная работа студентов.....	17
5. Вопросы к зачету и образец билетов.....	23
6. Контроль знаний.....	26

## 1. Рабочая программа

Федеральное агентство по образованию Российской Федерации  
АМУРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
(ГОУВПО «АмГУ»)

УТВЕРЖДАЮ  
Проректор по учебной работе  
Е.С. Астапова  
личная подпись, И.О.Ф

«\_\_\_» \_\_\_\_\_ 20\_\_ г.

РАБОЧАЯ ПРОГРАММА  
по дисциплине  
«МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ»  
для специальности 010701  
«Физика»

курс 4  
лекции 36  
практические -  
лабораторные 18  
самостоятельная работа 18  
ВСЕГО ЧАСОВ: 72

Семестр 7  
Зачет 7 семестр

Составитель В. И. Усенко, доц.  
Факультет энергетический  
Кафедра АППиЭ

2006 г.

Рабочая программа составлена на основании Государственного образовательного стандарта ВПО специальности 010701 «Физика».

Рабочая программа обсуждена на заседании кафедры АППиЭ  
« \_\_\_ » \_\_\_\_\_ 20 \_\_\_ г., протокол №

Зав. кафедрой

А. Н. Рыбалёв

Рабочая программа одобрена на заседании УМС специальности  
010701

« \_\_\_ » \_\_\_\_\_ 20 \_\_\_ г., протокол №

Председатель УМС

СОГЛАСОВАНО

Начальник УМУ

факультета

\_\_\_\_\_ Г. Н. Торопчина

« \_\_\_ » \_\_\_\_\_ 20 \_\_\_ г.

СОГЛАСОВАНО

Председатель УМС

\_\_\_\_\_ 20 \_\_\_ г.

СОГЛАСОВАНО

Зав. выпускающей кафедрой

\_\_\_\_\_ 20 \_\_\_ г.

## ЦЕЛИ И ЗАДАЧИ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ, ЕЕ МЕСТО В УЧЕБНОМ ПРОЦЕССЕ

Целью изучения дисциплины «Микропроцессорные системы» является освоение основ цифровой схемотехники с ее специфическими особенностями, создание общего базиса для формирования разработчика электронной аппаратуры, знакомство с принципами организации микропроцессорных систем и алгоритмами их функционирования.

Теоретической базой дисциплины «Микропроцессорные системы» являются высшая математика и физика.

## Содержание дисциплины

### **Лекционный материал (36 час.)**

#### 1. Введение (2 часа).

Архитектура микроЭВМ. Обобщенная структурная схема микропроцессорной системы. Состав и назначение внешних устройств. Способы организации связи между микропроцессором и внешними устройствами.

#### 2. Основы цифровой схемотехники (18 часов).

2.1. Аналоговые и цифровые сигналы. Модели и уровни представления цифровых устройств. Двоичное кодирование. Функции цифровых устройств.

2.2. Базовые логические элементы цифровой электроники.

2.3. Комбинационные микросхемы: дешифраторы и шифраторы, мультиплексоры и демультимплексоры.

2.4. Комбинационные микросхемы: компараторы кодов, сумматоры, шифраторы и дешифраторы.

2.5. Последовательностные микросхемы: триггеры и регистры.

2.6. Последовательностные микросхемы: сдвиговые регистры и счетчики.

2.7. Микросхемы памяти: постоянная память и оперативная память.

2.8. Применение микросхем ЦАП и АЦП.

2.9. Примеры разработки цифровых устройств.

#### 3. Основы микропроцессорной техники (16 часов).

3.1. Концепция шины микропроцессорных систем. Шинный формирователь. Типы микропроцессорных систем.

3.2. Организация обмена информацией. Циклы обмена: программного, по прерываниям и в режиме прямого доступа к памяти (ПДП).

3.3. Функции основных устройств микропроцессорной системы: функции процессора.

3.4. Функции основных устройств микропроцессорной системы: функции памяти.

3.5. Функции основных устройств микропроцессорной системы: функции устройств ввода/вывода.

3.6. Адресация операндов процессора. Методы адресации.

3.7. Регистры процессора.

3.8. Система команд процессора.

### **Лабораторные занятия (18 часов)**

1. Исследование архитектуры микропроцессорной системы – 4 часа.

2. Построение логических цепей по логическим функциям – 2 часа.

3. Построение шифраторов и дешифраторов в базисе И-НЕ – 2 часа.

4. Исследование полусумматоров и сумматоров – 2 часа.

5. Изучение работы триггеров – 2 часа.

6. Изучение работы регистров и счетчиков – 2 часа.

7. Программирование простейших арифметико-логических операций и операций пересылки – 2 часа.

8. Программирование операций обмена данными с периферийными устройствами – 2 часа.

### **Самостоятельная работа (18 часов)**

1. Выполнение расчетно-графической работы «Расчет цепей постоянного тока, однофазных и трехфазных электрических цепей в установившихся режимах». – 8 час.

2. Предварительная подготовка к лабораторным занятиям и составление отчетов по ним – 10 часов.

### **Перечень и темы промежуточных форм контроля знаний**

Промежуточный контроль знаний студентов по дисциплине предусматривает две контрольные точки в 7 семестре, оценки по которым выставляются на основе информации о выполнении индивидуальных заданий, лабораторных работ, а также на основе тестирования теоретических знаний, полученных за прошедший период обучения. Предусмотрено тестирование по темам:

4.1. Последовательностные микросхемы: триггеры и регистры – 1-я контрольная точка.

4.2. Функции основных устройств микропроцессорной системы – 2-я контрольная точка.

### **Вопросы к зачету**

1. Архитектура микроЭВМ. Обобщенная структурная схема микропроцессорной системы.

2. Состав и назначение внешних устройств. Способы организации связи между микропроцессором и внешними устройствами.

3. Системы счисления, используемые в вычислительной технике. Арифметические операции с двоичными числами.

4. Логические элементы.

5. Логические функции. Способы записи.

6. Цифровые устройства комбинационного типа: мультиплексор и демультиплексор.

7. Цифровые устройства комбинационного типа: шифратор и дешифратор, цифровой компаратор.

8. Назначение и классификация триггерных устройств. Одноступенчатые триггеры (асинхронный и синхронный RS – триггеры, D – триггер). Схемы. Таблицы истинности.

9. Двухступенчатые триггеры (JK – триггер, T – триггер).



10. Функциональные узлы последовательностных логических устройств: регистры.

11. Функциональные узлы последовательностных логических устройств: счётчики.

12. Реализация операций арифметического сложения. Схемы полусумматора и сумматора.

13. Микросхемы памяти: постоянная память.

14. Микросхемы памяти: оперативная память.

15. Цифро-аналоговые преобразователи: принцип действия и назначение..

16. Применение аналого-цифровых преобразователей.

17. Разработка механической клавиатуры с жесткой логикой работы.

18. Микропроцессоры семейства Intel x86. Защищенный режим работы. Адресация памяти в защищенном режиме.

19. Схемные особенности ЛЭ. Базовый логический элемент ТТЛ. Элемент с открытым коллектором. Тростабильные элементы.

20. Концепция шины микропроцессорных систем. Шинный формирователь.

21. Основные понятия и характеристики микропроцессоров. Шины микропроцессорной системы.

22. Циклы обмена информацией по шинам МП систем: циклы программного обмена.

23. Циклы обмена по прерываниям.

24. Циклы обмена в режиме ПДП.

25. Прохождение сигналов по магистрали.

26. Функции устройств магистрали: функции процессора.

27. Функции устройств магистрали: функции памяти.

28. Функции устройств магистрали: функции устройств ввода/вывода.

29. Функционирование процессора: адресация операндов.

30. Регистры процессора.

31. Система команд процессора: команды пересылки данных.

32. Арифметические команды.

33. Логические команды.

34. Команды переходов.

35. Быстродействие процессора.

Критерий получения отметки «зачтено»:

Для допуска к зачету достаточными основаниями являются выполнение всех лабораторных работ и индивидуальных заданий. Студент, не защитивший 1 или 2 лабораторные работы, допускается к зачету, но перед получением билета он должен ответить на вопросы, относящиеся к незащищенным лабораторным работам. Для подготовки ответа студенту отводится 60 мин.

Билет содержит 2 вопроса, один – по основам цифровой схемотехники, второй – по основам микропроцессорной техники. Сдавшим зачет считается студент, ответивший на оба вопроса.

## УЧЕБНО-МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ

### 1. ПЕРЕЧЕНЬ ОБЯЗАТЕЛЬНОЙ (ОСНОВНОЙ) ЛИТЕРАТУРЫ

1.1. Новиков Ю.В. Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования. – М.: Мир, 2001.

1.2 . Новиков Ю.В., Скоробогатов П.К. Основы микропроцессорной техники. – М.: ИНТУИТ.РУ. «Интернет-Университет Информационных Технологий»,2003.

1.3. Бойко В.И. и др. Схемотехника электронных систем. Микропроцессоры и микроконтроллеры. – СПб.: БХВ-Петербург, 2004.

1.4. Солонина А.И., Улахович Д.А., Яковлев Л.А. Цифровые процессоры обработки сигналов фирмы Motorola. – СПб.: БХВ-Петербург, 2000.

1.5.Теличенко Д. А., Романова М. В. Цифровые узлы и элементы организации вычислительных систем. Лабораторный практикум. Благовещенск: Амурский гос. ун-т, 2004, 104 с. – 50 экз. (5 – эн. фак., 40 – аб., 5 – ч. з.).

1.6. Теличенко Д.А. Лабораторные работы по курсу “Микропроцессорные системы управления”. Благовещенск, АмГУ, 2004.

### 2. ПЕРЕЧЕНЬ ДОПОЛНИТЕЛЬНОЙ ЛИТЕРАТУРЫ.

2.2. Романов Ф.И., Шахнов В.А. Конструкционные системы микро и персональных ЭВМ. Практическое пособие.-М.:Выш.школа,1991.

2.3. Гук М. Аппаратные средства IBM PC.-СПб, Питер, 1996.

2.4. Нортон Питер и др. Персональный компьютер изнутри. Пер с англ. – М.: Бином, 1995.

УЧЕБНО-МЕТОДИЧЕСКАЯ (ТЕХНОЛОГИЧЕСКАЯ) КАРТА ДИСЦИПЛИНЫ  
«МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ»

Но- мер неде- ли	Но- мер те- м ы	Вопросы, изучаемые на лекции	Занятия (номера)		Используй- мые наглядные и методиче- ские пособия	Самостоятельная работа студентов		Формы контроля
			практич (семина.)	лабор.		содержание	час.	
1	2	3	4	5	6	7	8	9
1	1.	Введение. Архитектура микроЭВМ. Обобщенная структурная схема микропроцессорной системы. Состав и назначение внешних устройств. Способы организации связи между микропроцессором и внешними устройствами.		№1	Учебное пособие к лабораторным работам (1.5)	Подготовка к выполнению лабораторной работы.	1	Тестирование по карточкам. Зачет
2	2.	Аналоговые и цифровые сигналы. Модели и уровни представления цифровых устройств. Двоичное кодирование. Функции цифровых устройств.						Зачет
3	3.	Базовые логические элементы цифровой электроники.		№1	Учебное пособие к лабораторным работам (1.5)	Подготовка к выполнению лабораторной работы.	1	Тестирование по карточкам. Зачет
4	4.	Комбинационные микросхемы: дешифраторы и шифраторы, мультиплексоры и демультимплексоры.				Работа над темой индивидуального задания.	2	Тестирование на лекциях Зачет

1	2	3	4	5	6	7	8	9
5	5.	Комбинационные микросхемы: компараторы кодов, сумматоры, шифраторы и дешифраторы.		№2	УП к лаборатор. работам (1.5)	Подготовка к выполнению лабораторной работы.	1	Тестирование по карточкам. Зачет
6	6.	Последовательностные микросхемы: триггеры и регистры.						
7	7.	Последовательностные микросхемы: сдвиговые регистры и счетчики.		№3	УП к лаборатор. работам (1.5)	Подготовка к выполнению лабораторной работы.	1	Тестирование по карточкам. Зачет
8	8.	Микросхемы памяти: постоянная память и оперативная память.				Работа над темой индивидуального задания.	2	Тестирование на лекциях. Зачет
9	9.	Применение микросхем ЦАП и АЦП.		№4	УП к лаборатор. работам (1.5)	Подготовка к выполнению лабораторной работы	1	Тестирование по карточкам. Зачет
10	10.	Примеры разработки цифровых устройств.						Зачет
11	11.	Концепция шины микропроцессорных систем. Шинный формирователь. Типы микропроцессорных систем.		№5	Учебное пособие к лабораторным работам	Подготовка к выполнению лабораторной работы.	1	Тестирование по карточкам. Зачет

1	2	3	4	5	6	7	8	9
12	12.	Организация обмена информацией. Циклы обмена: программного, по прерываниям и в режиме прямого доступа к памяти (ПДП).				Работа над темой индивидуального задания.	2	Тестирование на лекциях Зачет
13	13.	Функции основных устройств микропроцессорной системы: функции процессора.		№6	Учебное пособие к лабораторным работам (1.5)	Подготовка к выполнению лабораторной работы.	2	Тестирование по карточкам. Зачет
14	14.	Функции основных устройств микропроцессорной системы: функции памяти.						Зачет
15	15.	Функции основных устройств микропроцессорной системы: функции устройств ввода/вывода.		№7	Учебное пособие к лабораторным работам (1.5)	Подготовка к выполнению лабораторной работы.	2	Тестирование по карточкам. Зачет
16	16.	Адресация операндов процессора. Методы адресации						Зачет
17	17.	Регистры процессора.		№8	Учебное пособие к лабораторным работам	Подготовка к выполнению лабораторной работы.	2	Тестирование по карточкам. Зачет
18	18.	Система команд процессора.						Зачет

## 2. Краткий конспект лекций

### Микропроцессорные системы

#### Лекция 1

*Введение.*

- 1). *Архитектура микроЭВМ. Обобщенная структурная схема микропроцессорной системы. Состав и назначение внешних устройств.*
- 2). *Способы организации связи между микропроцессором и внешними устройствами.*

#### Лекция 2

- 1). *Аналоговые и цифровые сигналы. Модели и уровни представления цифровых устройств*
- 2). *Двоичное кодирование. Функции цифровых устройств.*
- 3). *Базовые логические элементы цифровой электроники.*

#### Лекция 3

- 1). *Базовые логические элементы (БЛЭ) цифровой электроники. Способы представления логических переменных электрическими сигналами.*
- 2). *Основные требования к БЛЭ.*
- 3). *БЛЭ транзисторно-транзисторной логики.*
- 4). *БЛЭ эмиттерно-связанной логики. БЛЭ на МОП-транзисторах.*

#### Лекция 4

- 1). *Комбинационные микросхемы: дешифраторы и шифраторы.*
- 2). *Мультиплексоры и демультимплексоры.*

#### Лекция 5

- 1). *Комбинационные микросхемы: компараторы кодов, сумматоры.*
- 2). *Шифраторы и дешифраторы.*

#### Лекция 6

- 1). *Последовательностные микросхемы: триггеры.*
- 2). *Регистры.*

#### Лекция 7

1). *Функциональные узлы последовательностных микросхем: регистры.*

2). *Счетчики. Распределители тактов.*

#### *Лекция 8*

1). *Микросхемы памяти: постоянная память.*

2). *Статические и динамические ОЗУ.*

#### *Лекция 9*

1). *Применение микросхем ЦАП*

2). *АЦП последовательного счета и параллельного преобразования.*

#### *Лекция 10*

1). *Примеры разработки цифровых устройств.*

2). *ОЗУ и ПЗУ.*

#### *Лекция 11*

1). *Концепция шины микропроцессорных систем.*

2). *Шинный формирователь.*

3). *Типы микропроцессорных систем.*

#### *Лекция 12*

1). *Организация обмена информацией.*

2). *Циклы обмена: программного, по прерываниям и в режиме прямого доступа к памяти (ПДП).*

#### *Лекция 13*

1). *Функции основных устройств микропроцессорной системы: функции процессора.*

2). *Поставляемая разработчиком информация.*

#### *Лекция 14*

1). *Функции основных устройств микропроцессорной системы: функции памяти.*

2). *ОЗУ и ПЗУ.*

#### *Лекция 15.*

1). *Функции основных устройств микропроцессорной системы: функции устройств ввода/вывода.*

2). *Синхронизация прерыванием передачи данных в УВВ.*

### *Лекция16*

- 1). *Адресация операндов процессора.*
- 2). *Способы адресации.*

### *Лекция17*

- 1). *Регистры процессора.*
- 2). *Выполнение арифметических и логических операций.*

### *Лекция18*

- 1). *Система команд процессора.*
- 2). *Запись программы.*

## **3. Лабораторные работы**

1. Построение логических цепей по логическим функциям – 2 часа.
2. Построение шифраторов и дешифраторов в базисе И-НЕ – 2 часа.
3. Исследование полусумматоров и сумматоров – 2 часа.
4. Изучение работы триггеров – 2 часа.
5. Изучение работы регистров и счетчиков – 2 часа.
6. Программирование простейших арифметико-логических операций и операций пересылки – 2 часа.
7. Программирование операций обмена данными с периферийными устройствами – 2 часа.
8. Исследование архитектуры микропроцессорной системы – 4 часа.

Лабораторные работы проводятся в компьютерном классе в программе “Electronics Workbench” и на учебном микропроцессорном комплекте с использованием следующих учебных пособий к лабораторным работам:

1. Цифровые узлы и элементы организации вычислительных систем. Лабораторный практикум. Д.А. Теличенко, М.В. Романова. – Б.: АмГУ, 2004.
2. Теличенко Д.А. Лабораторные работы по курсу “Микропроцессорные системы управления”. Благовещенск, АмГУ, 2004.

Для выполнения ряда лабораторных работ имеются их описания в папках “Лаб. работы по аналоговой и Ц. электронике в EWB”, “Процессоры” и в файле “ЛР по МПСУ”.

## **4. Самостоятельная работа студентов.**

Выполнение расчетно-графической работы «Построение логических схем комбинационного и последовательностного типов».

Далее приводятся задания на РГР .

РГР «Построение комбинационных и последовательностных схем».



**Задача 1.** Работа производственного механизма контролируется по 4 параметрам. При трех сочетаниях этих параметров схема управления должна выдавать предупреждающий сигнал. Нужные сочетания заданы десятичными числами. Первое – в таблице 1, два других – в таблице 2. Для реализации схемы управления можно использовать только заданные типы логических элементов.

**Задание.**

1. Преобразовать заданные десятичные числа в четырехразрядные двоичные коды. Недостающие разряды добавить нулями.
2. Составить таблицу истинности, в которой единице должны соответствовать только заданные наборы параметров.
3. Записать и упростить логическое уравнение. Преобразовать его в соответствии с типом заданных логических элементов.
4. Составить схему управления.
5. Проверить ее работу, подав на входы заданные наборы параметров.

Таблица 1

Группа	1	2	3	4	5	6
Первое число	3	4	5	6	5	4
Тип логических элементов	2 И-НЕ, 3 ИЛИ-НЕ			3 И-НЕ, 2 ИЛИ-НЕ		

Таблица 2

Вариант	1	2	3	4	5	6	7	8	9	10
Числа	7, 8	7, 9	7, 10	7, 11	7, 12	7, 13	7, 14	7, 15	8, 9	8, 10
Вариант	11	12	13	14	15	16	17	18	19	20
Числа	8, 11	8, 12	8, 13	8, 14	8, 15	9, 10	9, 11	9, 12	9, 13	9, 14
Вариант	21	22	23	24	25	26	27	28	29	30
Числа	10,11	10,12	10,13	10,14	10,15	11,12	11,14	12,13	12,14	13,15

**Задача 2.** Разработать дешифратор с 2 входами, работающий на семисегментный индикатор. Схема соединений электродов индикатора (общий катод или общий анод) и логические элементы заданы в табл. 3. Индикатор показывает последовательно символы, приведенные в табл. 4.

Таблица 3

Группа	1	2	3	4	5	6
Схема соединений электродов индикатора	ОК	ОА	ОК	ОА	ОК	ОА
Логический базис	2И-НЕ, 2ИЛИ-НЕ		2ИЛИ-НЕ		2И-НЕ	

Таблица 4

Вариант	Символы	Вариант	Символы	Вариант	Символы
1	0123	11	FLIP	21	ПОРА
2	1234	12	FLOP	22	РАНО
3	2468	13	LOAD	23	УГОН
4	3210	14	HOLD	24	РУСЬ
5	4321	15	HIFI	25	РАНГ
6	6420	16	OPEП	26	ПЕЧЬ
7	3456	17	StOP	27	СПОР
8	5678	18	HALt	28	БГПА
9	6543	19	HOPE	29	НОЧЬ
10	9876	20	HOLA	30	ГОРА

**Задача 3.** Разработать комбинационное устройство с 4 входами, дающее на выходе  $F=1$  при подаче на входы заданных в табл. 6 чисел в двоичном коде. При подаче на входы других чисел  $F=0$ . Используемые логические элементы приведены в табл. 15.

**Задание.**

1. Преобразовать заданные десятичные числа в четырехразрядные двоичные коды. Недостающие разряды добавить нулями.
2. Составить таблицу истинности, в которой единице должны соответствовать только заданные числа.
3. Записать и упростить логическое уравнение. Преобразовать его в соответствии с типом заданных логических элементов.
4. Составить схему устройства.

Таблица 5

Группа	1	2	3	4	5	6
Логический базис	2ИЛИ-НЕ	И, НЕ	3И-НЕ	2И-НЕ	ИЛИ, НЕ	3ИЛИ-НЕ

Таблица 6

Вариант	Заданные числа	Вариант	Заданные числа	Вариант	Заданные числа
1	4, 6, 12, 14	11	4, 5, 12, 13	21	0, 1, 4, 5, 8, 9, 12, 13
2	0, 1, 8, 9	12	4-7, 12-15	22	0-7
3	6, 7, 14, 15	13	8, 10, 12, 14	23	8-15
4	2, 6, 10, 14	14	0, 2, 4, 6	24	все числа, кратные 4
5	9, 11, 13, 15	15	1, 3, 5, 7	25	0, 3, 4, 7, 8, 11, 12, 15
6	0, 1, 2, 3	16	0, 1, 4, 5	26	все четные
7	4, 5, 6, 7	17	8, 9, 12, 13	27	все нечетные
8	8, 9, 10, 11	18	1, 3, 9, 11	28	1, 2, 5, 6, 9, 10, 13, 14
9	12, 13, 14, 15	19	10, 11, 14, 15	29	2, 3, 6, 7, 10, 11, 14, 15
10	3, 7, 11, 15	20	1, 5, 9, 13	30	0-3, 8-11

**Задача 4.** Составить схему суммирующего счетчика на *D*-триггерах К155ТМ2 или *JK*-триггерах К155ТВ1. Тип счетчика и модуль счета заданы в таблице 7. При необходимости можно использовать логические элементы той же серии. Предусмотреть установку нуля счетчика.

**Задание.**

1. Выбрать необходимое число триггеров и составить таблицу состояний счетчика для заданного модуля счета.
2. Начертить схему счетчика с обозначением входов и выходов.
3. Начертить временную диаграмму работы счетчика за полный цикл работы.

Таблица 7

Вариант	Тип счетчика	Тип триггера	Модуль счета
1	Параллельный	<i>D</i>	5
2	“	<i>JK</i>	5
3	“	<i>D</i>	6
4	“	<i>JK</i>	6
5	Кольцевой	<i>D</i>	5
6	“	<i>JK</i>	5
7	“	<i>D</i>	6
8	“	<i>JK</i>	6
9	“	<i>D</i>	7
10	“	<i>JK</i>	7
11	Последовательный	<i>D</i>	5
12	“	<i>JK</i>	5
13	“	<i>D</i>	6
14	“	<i>JK</i>	6
15	“	<i>D</i>	7
16	“	<i>JK</i>	7
17	“	<i>D</i>	9
18	“	<i>JK</i>	9
19	“	<i>D</i>	10
20	“	<i>JK</i>	10
21	“	<i>D</i>	11
22	“	<i>JK</i>	11
23	“	<i>D</i>	12
24	“	<i>JK</i>	12
25	“	<i>D</i>	13
26	“	<i>JK</i>	13
27	“	<i>D</i>	14
28	“	<i>JK</i>	14
29	“	<i>D</i>	15
30	“	<i>JK</i>	15

**Задача 5.** Разрядность и тип регистра, тип триггеров, из которых следует составить схему заданного регистра, заданы в таблице 8. При необходимости можно использовать дополнительно стандартные ЛЭ.

**Задание.**

1. Составить из заданного типа триггеров схему последовательного или параллельного регистра нужной разрядности.
2. В регистрах предусмотреть входы «Сброс» и «Запись».
3. Начертить временные диаграммы работы регистра при записи произвольного слова.
4. Кратко описать назначение и принцип работы регистра, используя временные диаграммы.

Таблица 8

Вариант	Тип регистра	Разрядность	Тип триггеров
1	Параллельный	3	D
2		4	
3		5	
4		6	
5		7	
6	Последовательный	3	JK
7		4	
8		5	
9		6	
10		7	
11	Параллельный	3	Синхронный RS
12		4	
13		5	
14		6	
15		7	
16	Последовательный	3	D
17		4	
18		5	
19		6	
20		7	
21	Параллельный	3	JK
22		4	
23		5	
24		6	
25		7	
26	Последовательный	3	Синхронный RS
27		4	
28		5	
29		6	
30		7	

Примеры для выполнения РГР находятся в файле “Пример выполнения РГР”.

## 5. Вопросы к зачету и образец билета.

1. Архитектура микроЭВМ. Обобщенная структурная схема микропроцессорной системы.
2. Состав и назначение внешних устройств. Способы организации связи между микропроцессором и внешними устройствами.
3. Системы счисления, используемые в вычислительной технике. Арифметические операции с двоичными числами.
4. Логические элементы.
5. Логические функции. Способы записи.
6. Цифровые устройства комбинационного типа: мультиплексор и демультиплексор.
7. Цифровые устройства комбинационного типа: шифратор и дешифратор, цифровой компаратор.
8. Назначение и классификация триггерных устройств. Одноступенчатые триггеры (асинхронный и синхронный RS – триггеры, D – триггер). Схемы. Таблицы истинности.
9. Двухступенчатые триггеры (JK – триггер, T – триггер).
10. Функциональные узлы последовательностных логических устройств: регистры.
11. Функциональные узлы последовательностных логических устройств: счётчики.
12. Реализация операций арифметического сложения. Схемы полусумматора и сумматора.
13. Микросхемы памяти: постоянная память.
14. Микросхемы памяти: оперативная память.
15. Цифро-аналоговые преобразователи: принцип действия и назначение..
16. Применение аналого-цифровых преобразователей.
17. Разработка механической клавиатуры с жесткой логикой работы.
18. Микропроцессоры семейства Intel x86. Защищенный режим работы. Адресация памяти в защищенном режиме.
19. Схемные особенности ЛЭ. Базовый логический элемент ТТЛ. Элемент с открытым коллектором. Тристабильные элементы.
20. Концепция шины микропроцессорных систем. Шинный формирователь.
21. Основные понятия и характеристики микропроцессоров. Шины микропроцессорной системы.
22. Циклы обмена информацией по шинам МП систем: циклы программного обмена.
23. Циклы обмена по прерываниям.
24. Циклы обмена в режиме ПДП.
25. Прохождение сигналов по магистрали.
26. Функции устройств магистрали: функции процессора.
27. Функции устройств магистрали: функции памяти.

28. Функции устройств магистрали: функции устройств ввода/вывода.
29. Функционирование процессора: адресация операндов.
30. Регистры процессора.
31. Система команд процессора: команды пересылки данных.
32. Арифметические команды.
33. Логические команды.
34. Команды переходов.
35. Быстродействие процессора.

Критерий получения отметки «зачтено»:

Для допуска к зачету достаточными основаниями являются выполнение всех лабораторных работ и индивидуальных заданий. Студент, не защитивший 1 или 2 лабораторные работы, допускается к зачету, но перед получением билета он должен ответить на вопросы, относящиеся к незащищенным лабораторным работам. Для подготовки ответа студенту отводится 60 мин.

Билет содержит 3 вопроса, два – по основам цифровой схемотехники, третий – по основам микропроцессорной техники. Сдавшим зачет считается студент, ответивший на три вопроса.

*АМУРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ*



## 6. Контроль знаний.

Промежуточный контроль знаний студентов по дисциплине

Утверждено на заседании кафедры

" " декабрь 200 г.

Заведующий кафедрой

Утверждаю: \_\_\_\_\_

Кафедра АППиЭ

Энергетический фак-т

Курс 3

Дисциплина

"Микропроцессорные системы"

предусматривает две контрольные точки, оценки по которым выставляются на основе информации о выполнении

Билет №

лабораторных работ,

*1. Операции булевой алгебры. Способы записи ФАЛ (на примере мажоритарной функции, "Равнозначности" и "Неравнозначности").*

РГР, а также на основе тестирования теоретических знаний, полученных за

*2. Применение аналого-цифровых преобразователей.*

прошедший период обучения. Предусмотрено тестирование по темам:

*3. Регистры процессора.*

6.1. Устройства комбинационного типа – 1-я контрольная точка.

6.2. ОЗУ и ПЗУ 2-я контрольная точка.